

ΣΕΜΙΝΑΡΙΟ

Verilog-A από τη θεωρία στην πράξη

Διάρκεια: 60'

Περίληψη

Σε αντίθεση με τις γλώσσες περιγραφής hardware όπως η VHDL, η Verilog-A αφορά την περιγραφή ηλεκτρικής συμπεριφοράς, είτε σε επίπεδο διάταξης, είτε σε επίπεδο κυκλώματος ή ακόμα και συστήματος. Επιτρέπει δηλαδή τη μοντελοποίηση ηλεκτρικών χαρακτηριστικών (DC, AC, noise κ.α.) και την άμεση χρήση τους από προσομοιωτές SPICE για το σχεδιασμό κυκλωμάτων. Αποτελεί πλέον το νέο βιομηχανικό στάνταρ κι έχει αντικαταστήσει στις περιπτώσεις παλιότερες υλοποιήσεις μέσω C ή FORTRAN. Στη συγκεκριμένη διάλεξη, θα γίνει πρώτα μια εισαγωγή στη Verilog-A, αναφέροντας την ιστορία της, τη σημασία της, καθώς και πλεονεκτήματα και μειονεκτήματα στη χρήση της. Έπειτα, θα αναφερθούν τα βασικά δομικά στοιχεία της γλώσσας, παραδείγματα μοντελοποίησης διατάξεων, καθώς και οι απαραίτητες οδηγίες για χρήση της στον προσομοιωτή Cadence Spectre. Τέλος, θα παρουσιαστούν κάποια πρόσφατα παραδείγματα χρήσης της Verilog-A από δημοσιεύσεις του ινστιτούτου έρευνας στη Γκρενόμπλ (Γαλλία) όπου εργάζεται ο Χ. Θεοδώρου.

Συνοτομο βιογραφικό

Ο Χριστόφορος Θεοδώρου, Ph.D. (2013), είναι ερευνητής CNRS στο εργαστήριο CROMA (τέως IMEP-LaHC), στην πόλη Γκρενόμπλ της Γαλλίας. Η κύρια έρευνά του επικεντρώνεται στον χαρακτηρισμό, τη μοντελοποίηση και την προσομοίωση φαινομένων ηλεκτρικού θορύβου και μεταβλητότητας σε προηγμένες διατάξεις νανοκλίμακας (SOI FET, ReRAM, 2D, κρυογονικά, III-V, αντιστάτες μνήμης ReRAM κ.α.) και τη μελέτη της επίδρασης των φαινομένων αυτών στη λειτουργία κυκλωμάτων. Είναι συγγραφέας/συν-συγγραφέας 62 άρθρων σε επιστημονικά περιοδικά με κριτές, 52 ανακοινώσεων σε διεθνή συνέδρια και 1 κεφαλαίου βιβλίου. Είναι επίσης μέλος επιτροπής τεχνικού προγράμματος για τα συνέδρια ESSERC (πρώην ESSDERC/ESSIRC), ULIS/EUROSOI και MOCAS, όπως επίσης της οργανωτικής επιτροπής του συνεδρίου ICNF, στο οποίο επιτέλεσε και Γενικός Πρόεδρος (General Chairman) για το 2023, όταν διοργανώθηκε στην Γκρενόμπλ.